

KONFIGURASI *SOFTCORE* BERBASIS MICROBLAZE DENGAN REAL TIME OPERATING SISTEM BERBASIS *OPENSOURCE*

A Sumarudin¹, Muh. Lukman Sifa²

Politeknik Negeri Indramayu

Jl Lohbener Lama no 8 Lohbener Indramayu phone 0234-5350808

e-mail: ¹asumarudin@gmail.com, ²lukmanpolindra@yahoo.co.id

Diterima : 13 Agustus 2014

Disetujui : 01 September 2014

Dipublikasikan : September 2014

ABSTRAK

Perkembangan processor untuk kebutuhan sistem embedded mulai banyak. Hal ini disebabkan perkembangan dunia devais mobile. Perkembangan processor informatika FPGA banyak digunakan pada perangkat router dan switch. Hal terpenting dalam desain processor ini adalah perpaduan antara hardware dan software yang dapat digunakan untuk kebutuhan yang lebih luas. Salah satu softcore yang banyak diterapkan adalah microblaze. Dan sistem operasi yang digunakan rtos adalah linux. Dalam penelitian ini, peneliti ingin mengimplementasikan FPGA Spartan 3A untuk kebutuhan desain processor dengan menggunakan operating sistem uclinux. Dimana processor ini akan dilihat performace untuk masing-masing sistem operasi dengan memberikan aplikasi helloworld untuk membuktikan keberhasilan desain. Variable yang akan dilihat besarnya LUT dan arsitektur yang terbangun dari proses rekonfigurasi.

Kata kunci: Processor, FreeRtos, uclinux, MicroBlaze, FPGA

ABSTRACT

Processor development for embedded systems began many needs. This is due to the development of mobile devices. The development of informatics processor FPGA devices are widely used in routers and switches. The most important thing in processor design is a combination of hardware and software that can be used for broader needs. One of the many softcore applied is microblaze. And the operating system used is Linux RTOS. In this study, researchers wanted to implement a Spartan 3A FPGA to the needs of the processor design using uclinux operating system. Where this processor will be performace for each operating system to provide application "helloworld" to prove the success of the design. Variable that will be seen that the amount of the LUTs and architecture awakened from reconfiguration process.

Keyword: Processor, FreeRtos, uclinux, MicroBlaze, FPGA

PENDAHULUAN

Perkembangan processor untuk kebutuhan sistem embedded mulai banyak. Hal ini disebabkan perkembangan perangkat mobile. Salah satu perkembangan ini diprakasai dari pertumbuhan divais berbasis PLD (Programmable Logic Device). PLD mengakibatkan perkembangan desain chip berbais programmable yang sebelumnya dilakukan menggunakan metode HLS (High Level Synthesis). Salah satu perkembangan PLD adalah FPGA. FPGA (Field Programmable Gate Array) merupakan pemrograman gate menggunakan bahasa pemrograman VHDL atau juga Verilog. Untuk perkembangan processor informatika FPGA banyak digunakan pada perangkat router dan switch.

Hal terpenting dalam desain processor ini adalah perpaduan antara hardware dan software yang dapat digunakan untuk kebutuhan yang lebih luas. Salah satu softcore yang banyak diterapkan adalah microblaze. Dan sistem operasi yang digunakan adalah rtos, salahsatunya adalah freertos dan uCLinux.

Sistem Embedded

Embedded sistem adalah rekayasa artefak yang berkenaan dengan kendala yang terdapat pada fisik [1,3]. Kendala Fisik ini muncul melalui dua macam proses komputasi dengan dunia fisik:

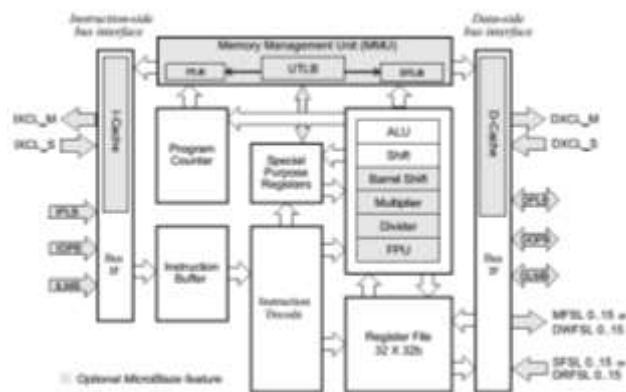
- reaksi terhadap lingkungan fisik.
- reaksi pada *platform* fisik.

Dalam beberapa dekade terakhir, dua kekuatan telah mendorong peningkatan kinerja prosesor: Pertama, *advances in very large-scale integration (VLSI) technology* dan kedua *Micro architectural enhancements* [1].

Kinerja prosesor telah meningkatkan kecepatan clock melalui eksploitasi *instruction-level parallelism*. Sementara jumlah transistor terus meningkat, upaya terakhir untuk mencapai peningkatan yang lebih signifikan dalam kinerja *single-core* telah membawa hasil yang menurun [2, 3]. Sebagai tanggapan, arsitek sedang membangun chip dengan core pemrosesan ganda hemat energi bukan investasi seluruh jumlah transistor dalam satu inti, kompleks, dan *power-inefficient core* [3, 4]. Sistem embedded modern desain sebagai *system-on a-chip (SoC)*.

Soft-core micro blaze

Micro Blaze adalah 32-bit processor yang di desain oleh Xilinx dengan VHDL. Hal ini dapat menggunakan parameter XPS untuk mendapatkan prosesor (à-la-carte). Ini adalah prosesor RISC, terstruktur sebagai arsitektur Harvard dengan data dipisahkan dan instruksi interface. Komponen Micro Blaze dibagi menjadi dua kelompok utama tergantung pada konfigurabilitas mereka seperti yang ditunjukkan pada gambar 1.



Gambar 1. Arsitektur micro blaze

Komponen fitur MicroBlaze:

- 32 register tujuan umum berukuran masing-masing 32-bit.
- Instruksi dengan 32 bit word-sized, dengan 3 operan dan 2 mode pengalamatan.
- 32 bits alamat Bus,
- 3-stage Pipeline.

Beberapa pilihan konfigurasi yang paling penting adalah:

- Sebuah antarmuka dengan OPB (On-chip Bus Peripheral) data bus.
- Sebuah antarmuka dengan OPB instruksi bus.
- Sebuah antarmuka dengan bus LMB (Local Bus Memory) data.
- Sebuah antarmuka dengan bus instruksi LMB.
- Cache Instruksi.
- Untuk menyertakan EDK library.
- Untuk memilih sistem operasi (OS).
- Untuk menentukan prosesor dan driver parameter.
- Data cache
- 8 Fast Simplex Link (FSL bus) Interface.
- Cache Link bus support.
- Hardware exception support.
- Floating Point Unit (FPU).

Menyarankan inti prosesor tertanam berisi dual-isu, superscalar, unit pengolahan pipelined, Seiring dengan elemen fungsional lainnya yang diperlukan untuk menerapkan solusi **SoC embedded**. Ini Fungsi lain termasuk manajemen memori dan timer. [5]

UCLinux

uClinux adalah turunan dari linux 2.0 kernel yang ditunjukkan untuk mikrokontroler tanpa MMU (memory management unit). Namun, proyek linux/mikrokontroler berkembang dalam pengenalan merek dagang dan cakupan arsitektur dari processor tersebut. Sekarang, uclinux sebagai sistem operasi termasuk linux rilis kernel 2.0 2.4 dan 2.6 yang sama baik untuk aplikasi pengguna, library dan tool chainsnya. [10]

SPARTAN 3A

Board yang digunakan dalam penelitian ini adalah Spartan 3e, dengan spesifikasi sebagai berikut:

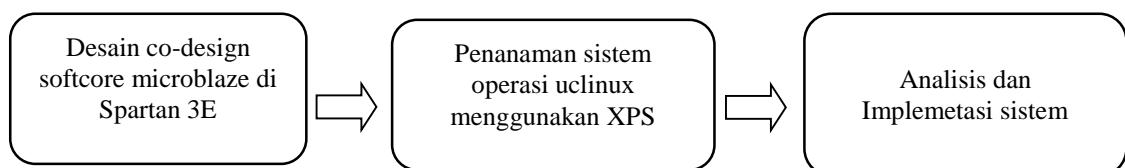


Gambar 2. Board implementasi

METODE

Tahapan penelitian yang dilakukan adalah:

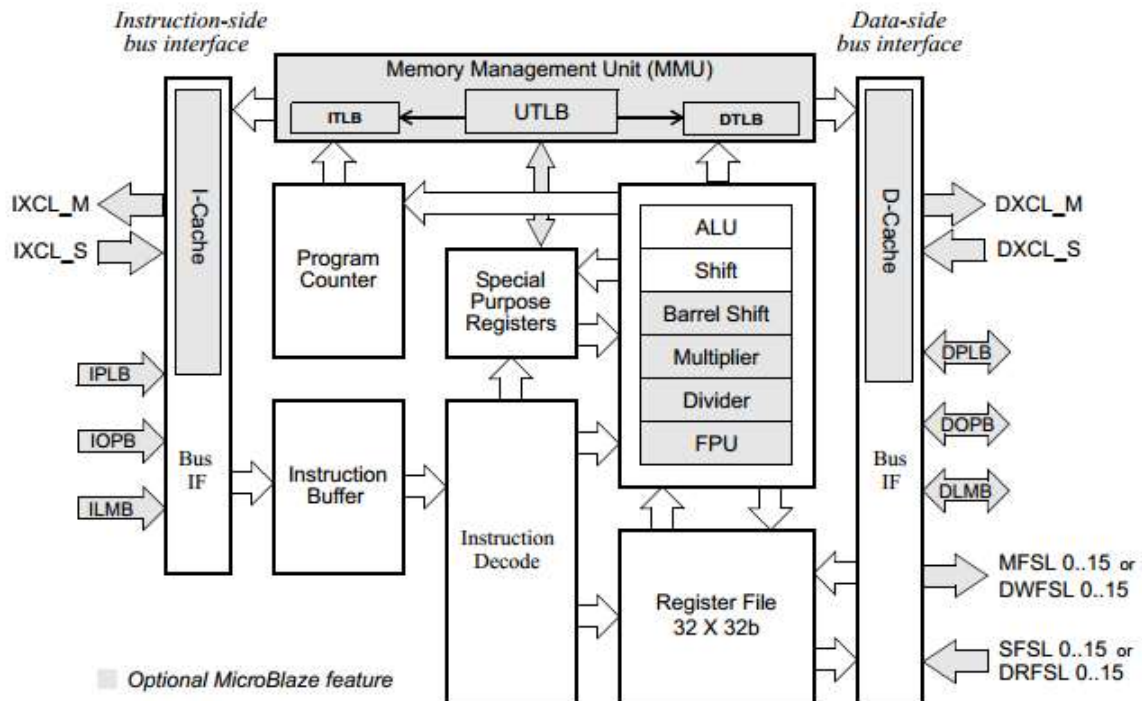
1. Perencanaan
Perencanaan dalam penelitian ini meliputi rancangan desain dari processor microblaze pada board Spartan 3A. Dengan menggunakan studi pustaka akan didesain processor dengan arsitektur khusus untuk dua sistem operasi yang akan dicoba.
2. Pelaksanaan
Tahapan berikutnya melakukan co-design processor pada spartan 3A, yang support dengan uclinux. Kemudian dilakukan hello word dalam diatas sistem operasi dan dilihat resource yang digunakan.
3. Evaluasi
Tahapan yang harus dilakukan setelah merencanakan dan melaksanakan penelitian tersebut adalah mengevaluasi berdasarkan peubah yang ditetapkan dan menarik kesimpulan dari hasil eksperimen ini.



Gambar 3. Tahap penelitian

HASIL DAN PEMBAHASAN

Implementasi konfigurasi prosesor softcore dengan menggunakan Xilinx Platform system dengan memperhatikan arsitektur minimum yang disarankan oleh sistem operasi yang akan digunakan.



Sumber: microblaze user guide

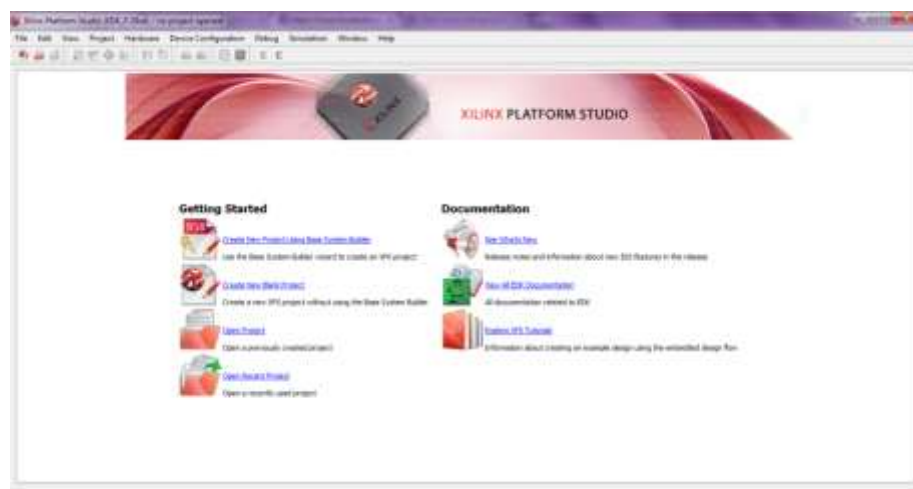
Gambar 4. Arsitektur Microblaze

Microblaze merupakan prosesor *embedded system softcore* yang menggunakan RISC (reduced instruction set computer) 32 bit untuk implementasi Xilinx FPGA.

Berikut tahap Implementasi rekonfigurasi softcore microblaze pada Spartan 3A:

1.1. Implementasi Softcore Microblaze

Implementasi System menggunakan IDE *Xilinx platform Studio (XPS)*



Gambar 5. Aplikasi *Xilinx platform studio*

Berikut langkah penyusunan microblaze:

1. setting XPS

1.1. buat project baru



Gambar 6. Membuat file baru di XPS

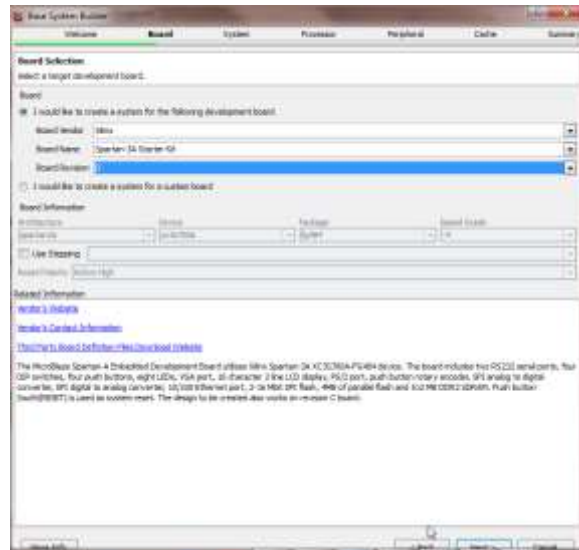
1.2. pilih PLB system

1.3. configure base system builder



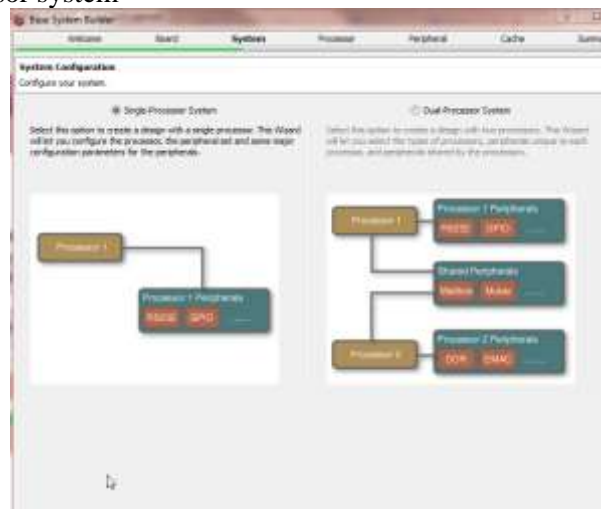
Gambar 7. Konfigurasi Base System Builder

1.4. pilih board



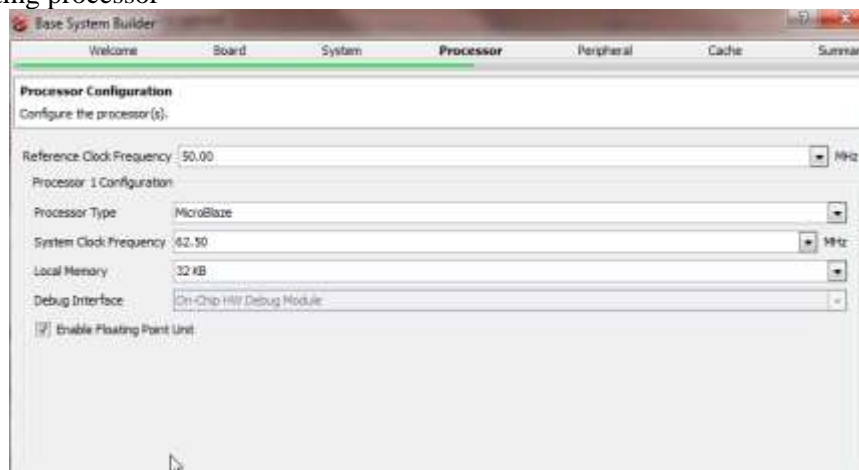
Gambar 8. Setting board disesuaikan dengan FPGA yang digunakan

1.5. setting processor system



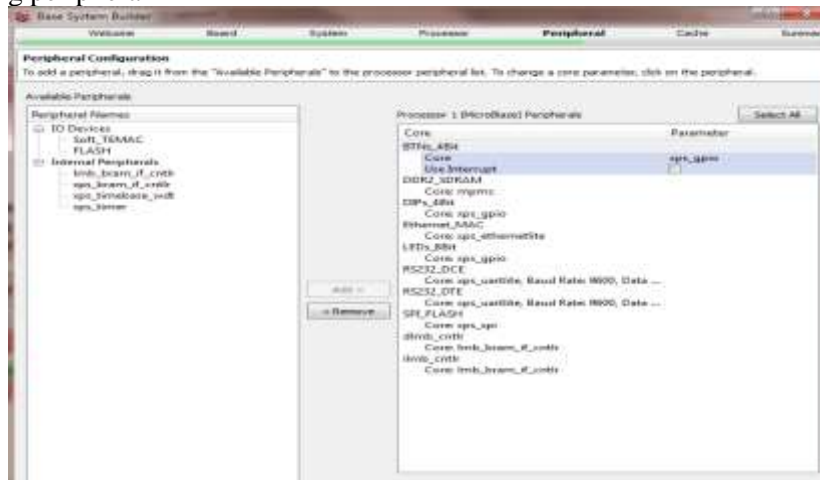
Gambar 9. konfigurasi Sistem Processor yang akan digunakan

1.6. setting processor



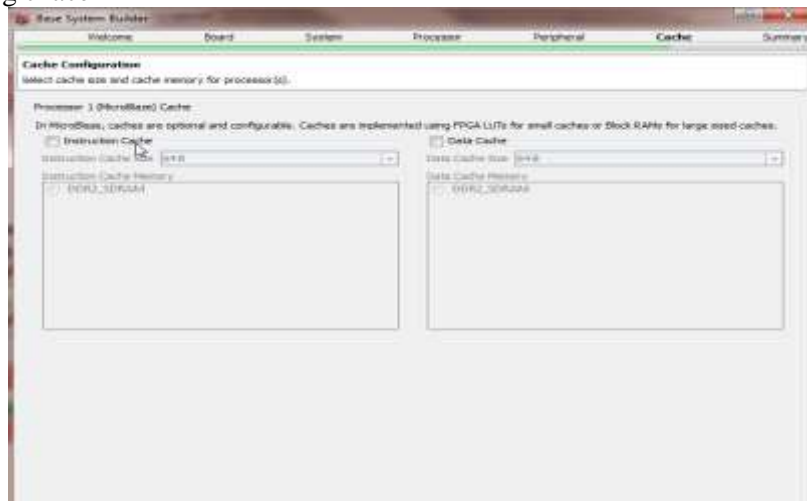
Gambar 10. Konfigurasi processor *microblaze*

1.7. Setting peripheral



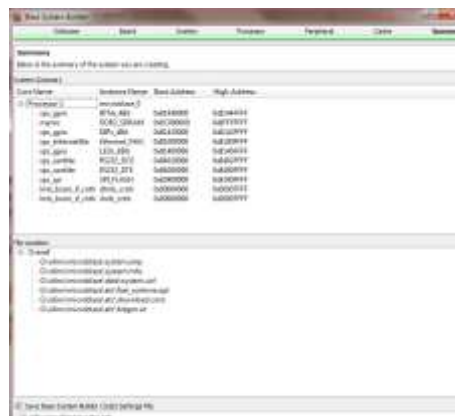
Gambar 11. Konfigurasi peripheral di processor

1.8. Setting chace



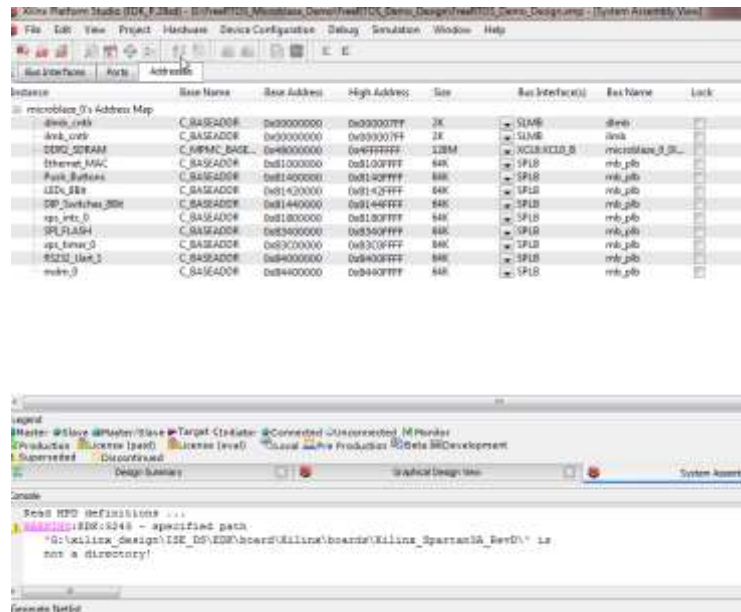
Gambar 12. Konfigurasi chace memory

1.9. Summary

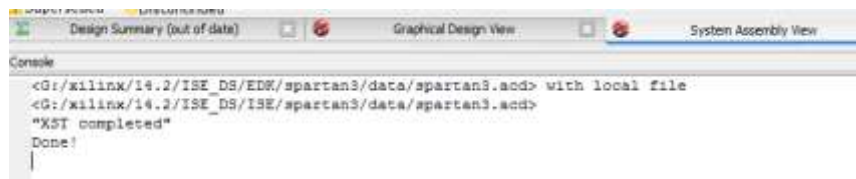


Gambar 13. Resume konfigurasi system

3. Generate netlist

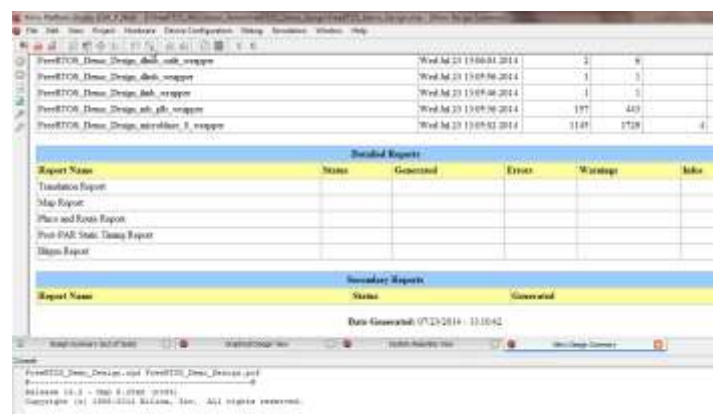


Gambar 17. Generate Netlist system



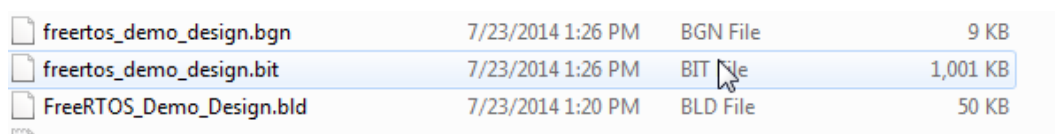
Gambar 18. System selesai generate

4. Generate bitstream



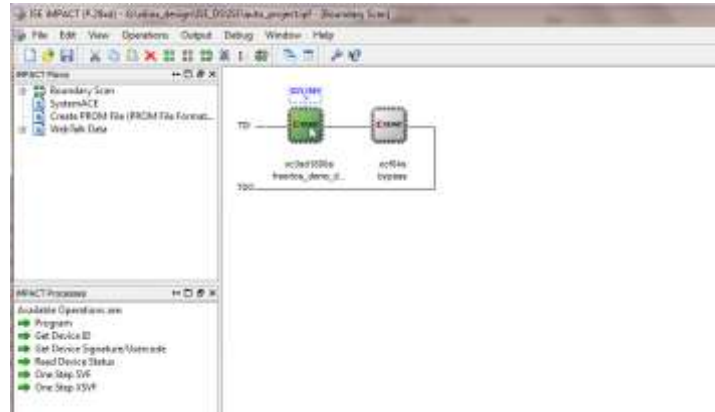
Gambar 19. Generate Bitstream system

5. Bitstream di save di folder implementation



Gambar 20. Bitstream file

6. Impact bitstream ke FPGA



Gambar 21. Impact Bitstream ke PROM FPGA

1.2 Implementasi microblaze di Spartan 6

Spartan 6 dengan chip XC6SLX150 dengan FG484CIV1241 merupakan FPGA keluarga Xilinx Spartan dengan spesifikasi seperti pada gambar dibawah:

Spartan-6 FPGA Feature Summary

Table 1. Spartan-6 FPGA Feature Summary by Device

Device	Logic Cells ¹	Configurable Logic Blocks (CLBs)	Flip-Flops	Max. (Equivalent) RAM (Kb)	DSP48E1 Slices ²	18 kb ³	RAM (Kb)	CMTs ⁴	Memory Controller Block ⁵	Embedded Block ⁵	BlockRAM ⁵	Total I/O Pins	Max. I/O Pins
XC6SLX1	3,800	600	6,800	78	8	12	270	2	0	0	0	4	137
XC6SLX3	8,152	1,430	11,440	98	16	32	570	2	0	0	0	4	250
XC6SLX16	14,378	2,278	18,224	130	32	32	570	2	2	0	0	4	332
XC6SLX32	24,811	3,738	30,884	220	38	62	580	2	2	0	0	4	388
XC6SLX45	43,801	6,822	54,576	401	58	118	6,000	2	2	0	0	4	358
XC6SLX75	74,837	11,902	93,236	682	132	172	6,000	2	4	0	0	0	408
XC6SLX100	121,281	15,822	126,676	976	182	268	4,824	2	4	0	0	0	440
XC6SLX150	147,443	23,038	184,304	1,355	268	398	4,824	2	4	0	0	0	376
XC6SLX207	24,801	3,738	30,884	220	38	62	930	2	2	1	2	4	250
XC6SLX207T	48,801	6,822	54,576	401	58	118	6,000	2	2	1	2	4	388
XC6SLX327	74,837	11,902	93,236	682	132	172	6,000	2	4	1	0	0	348
XC6SLX100T	121,281	15,822	126,676	976	182	268	4,824	2	4	1	0	0	438
XC6SLX150T	147,443	23,038	184,304	1,355	268	398	4,824	2	4	1	0	0	340

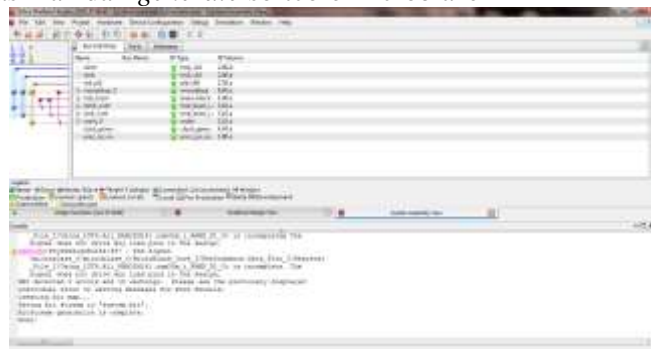
- Notes:
- Spartan-6 FPGA logic cell ratings reflect the increased logic cell capability offered by the new 6-input LUT architecture.
 - Each Spartan-6 FPGA slice contains four LUTs and eight Flip-Flops.
 - Each DSP48E1 slice contains an 18 x 18 multiplier, an adder, and an accumulator.
 - Block RAMs are functionally 18 Kb in size. Each block can also be used as two independent 9 Kb blocks.
 - Each CMT contains ten DCMs and one PLL.
 - Memory Controller Blocks are not supported in the -3V speed grade.

Gambar 22.keluarga FPGA Spartan

Dengan menggunakan Spartan 6, memungkinkan untuk penanaman softcore microblaze dengan jumlah resource yang memadai. Spartan yang digunakan dalam percobaan menggunakan xc6slx150t dengan 23.038 slice dan 184.304 flip flop dan maksimum RAM 1.355 kb. Dengan fasilitas ini kita dapat mendesain softcore yang memungkinkan untuk penanaman sistem operasi.

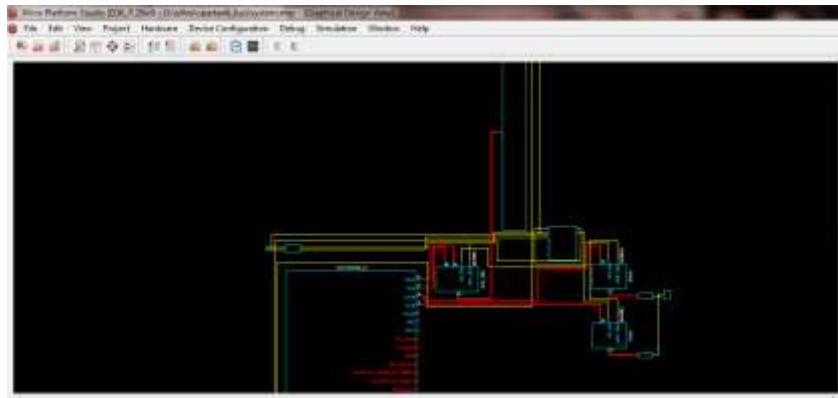
Dalam percobaan yang dilakukan menggunakan Spartan 6 dengan langkah seperti yang dilakukan di Spartan 3A. bitstream tergenerate dan dapat di upload dengan JTAG dengan baik dan berjalan. Berikut hasil yang didapatkan:

1. Netlist yang dihasilkan dari generate softcore microblaze



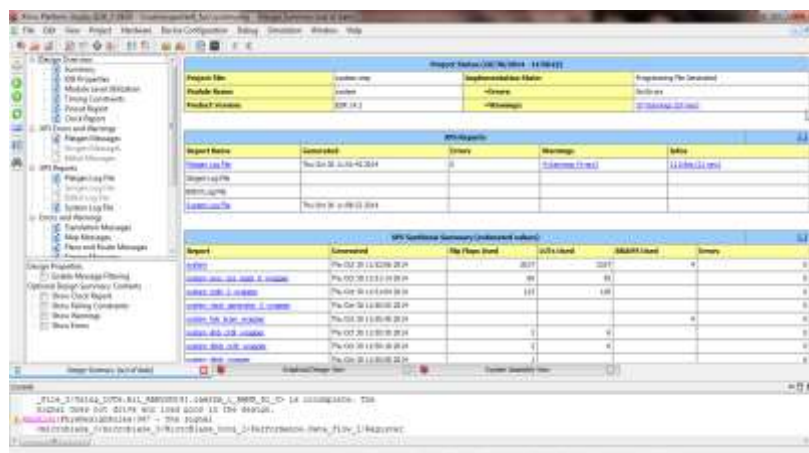
Gambar 23. Bitstream generated

2. Grafik yang dihasilkan



Gambar 24. Diagram Blok system

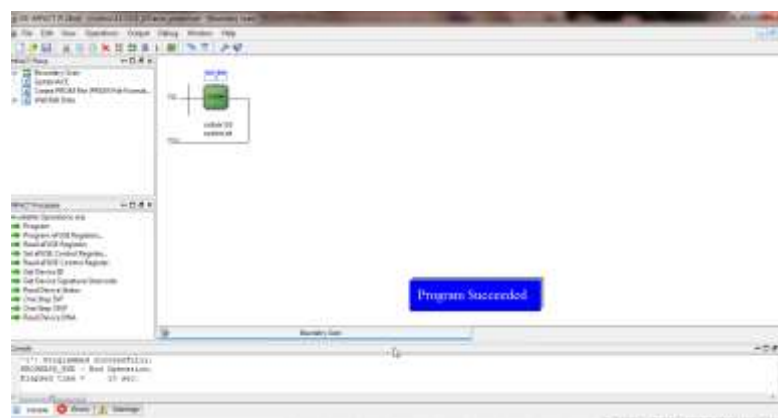
3. Resume dari desain yang dibuat



Report Name	Generated	Status	Message	Link
Report Log File	Thu Oct 23 11:01:42 2014	OK	Successful	Link
Report Log File	Thu Oct 23 11:01:42 2014	OK	Successful	Link
Report Log File	Thu Oct 23 11:01:42 2014	OK	Successful	Link
Report Log File	Thu Oct 23 11:01:42 2014	OK	Successful	Link
Report Log File	Thu Oct 23 11:01:42 2014	OK	Successful	Link
Report Log File	Thu Oct 23 11:01:42 2014	OK	Successful	Link
Report Log File	Thu Oct 23 11:01:42 2014	OK	Successful	Link
Report Log File	Thu Oct 23 11:01:42 2014	OK	Successful	Link
Report Log File	Thu Oct 23 11:01:42 2014	OK	Successful	Link
Report Log File	Thu Oct 23 11:01:42 2014	OK	Successful	Link

Gambar 25. Resume desain yang terbangun

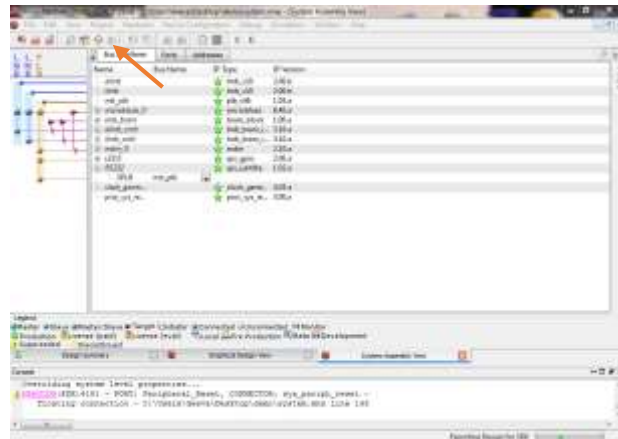
4. Proses impact bitstream ke board



Gambar 26. Proses impact bitstream

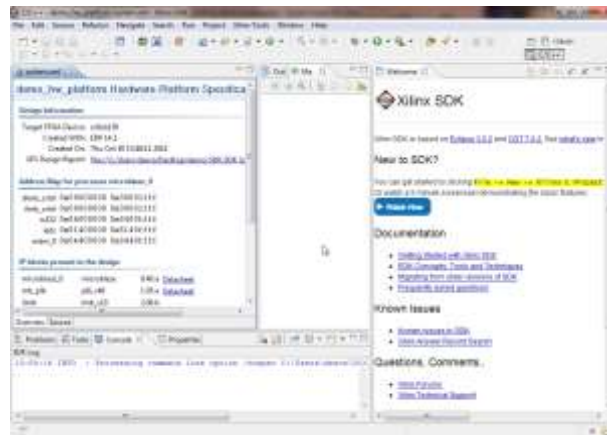
Setelah langkah diatas di capai maka kita bisa melakukan trace menggunakan XMD console pada SDK, dengan terlebih dahulu proses convert dilakukan dari Xilinx planform studio ke software development kit untuk melihat performa dari softcore yang ditanamkan. Berikut hasil perlaksanaanya:

1. Klik SDK pada tab XPS



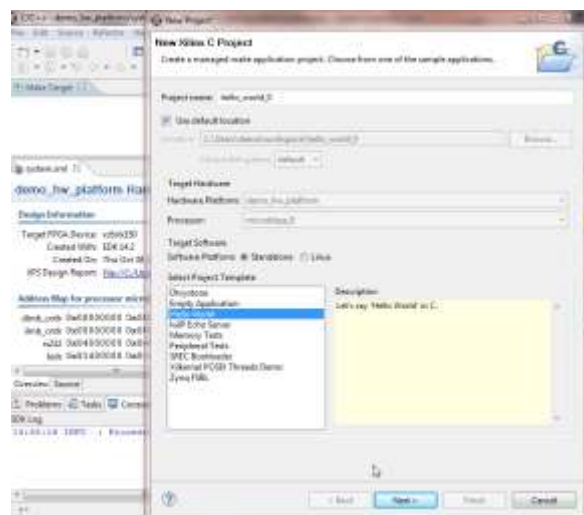
Gambar 27. Export SDK

2. Hasil SDK



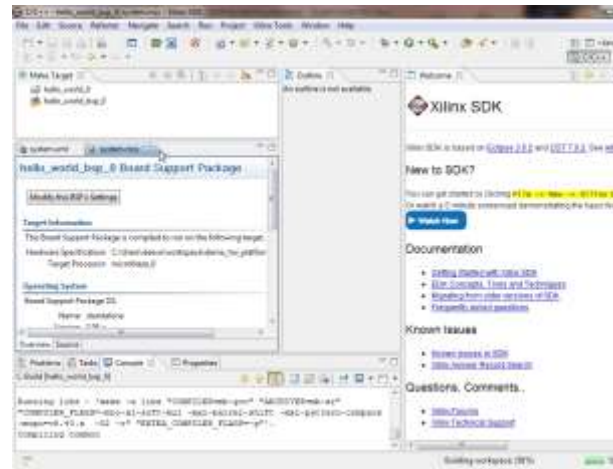
Gambar 28. Hasil export SDK

3. Buat file c untuk hello word



Gambar 29. Membuat project name "hello word"

4. Klik next

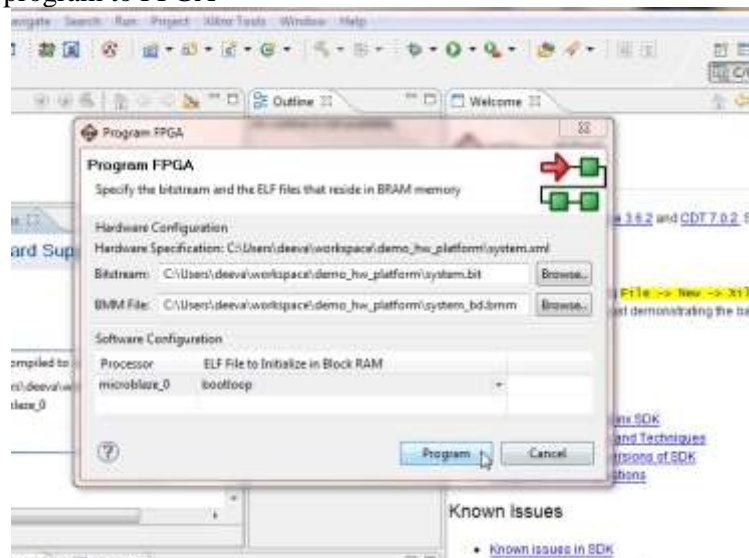


Gambar 30. SDK file generate

Berikut file C hello word di microblaze:

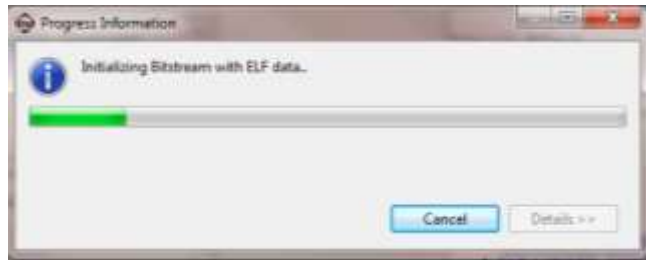
```
/*  
 * Copyright (c) 2009 Xilinx, Inc. All rights reserved.  
 */  
.....  
/*  
 * helloworld.c: simple test application  
 */  
#include <stdio.h>  
#include "platform.h"  
void print(char *str);  
int main()  
{  
    init_platform();  
    print("Hello World\n\r");  
    cleanup_platform();  
    return 0;  
}
```

5. Klik program to FPGA



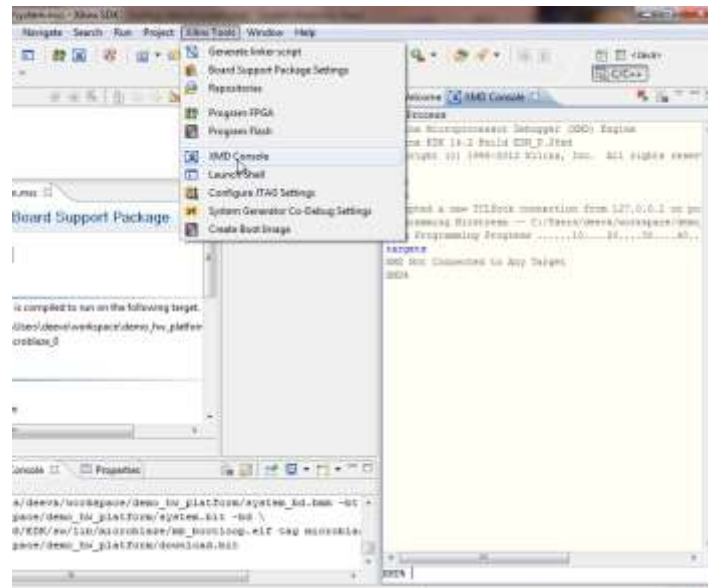
Gambar 31. Program file bitstream ke FPGA

6. Hasil



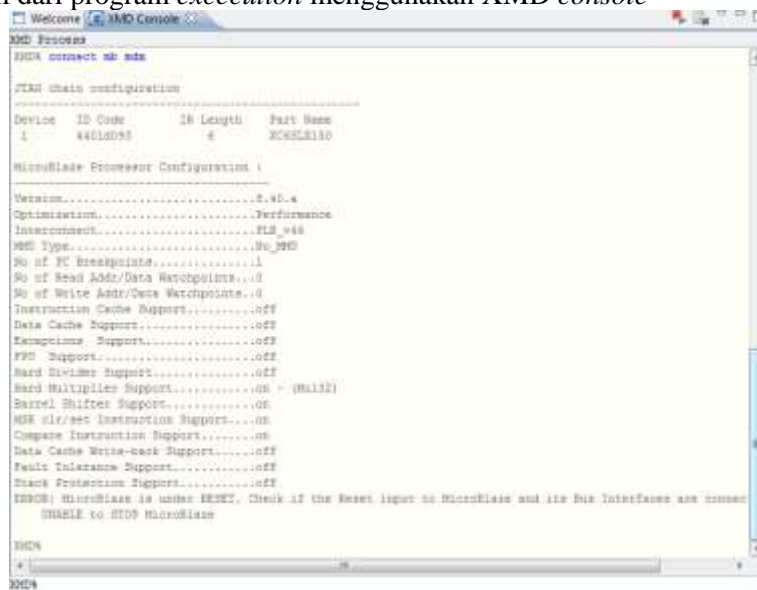
Gambar 32. Proses instalasi bitstream

7. XMD console



Gambar33. XMD console

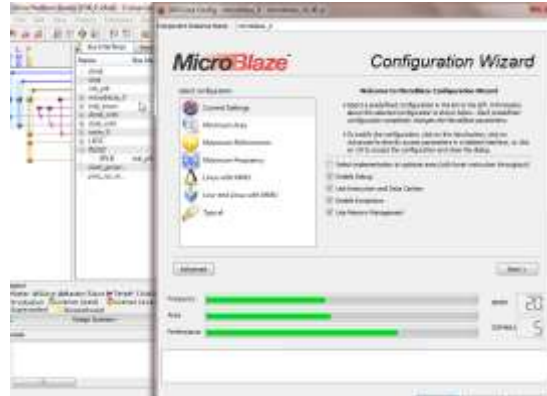
8. Hasil dari program *execution* menggunakan XMD console



Gambar 34. Hasil Program eksekusi di XMD console

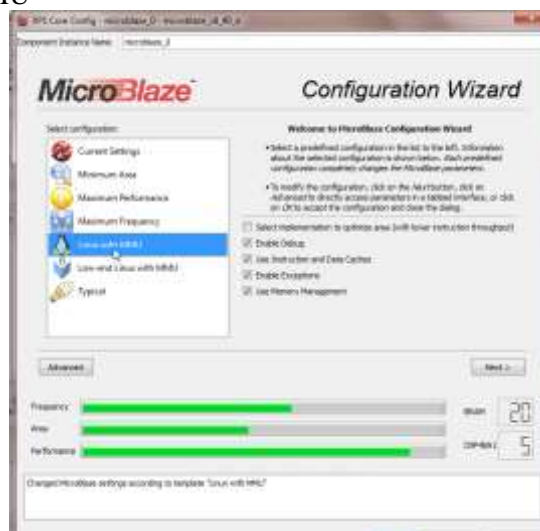
1.3 Implementasi Real time operating system (RTOS) uclinux/petalinux di microblaze Spartan 6 Untuk mengimplementasikan linux dengan minimum kernel pada softcore kita bisa menggunakan fasilitas yang ada di Xilinx platform sistem untuk penanaman sistem operasi. Berikut langkah yang bisa dilakukan:

1. Double klik pada softcore microblaze



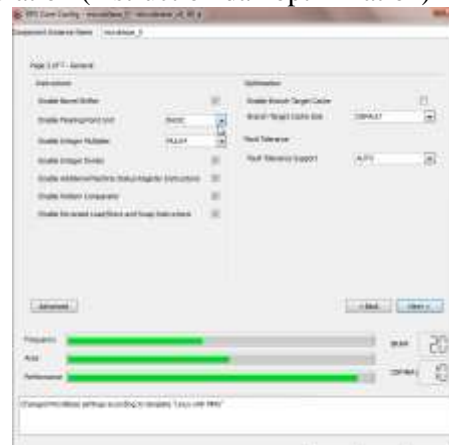
Gambar 35. Microblaze setting

2. Pilih linux with MMU



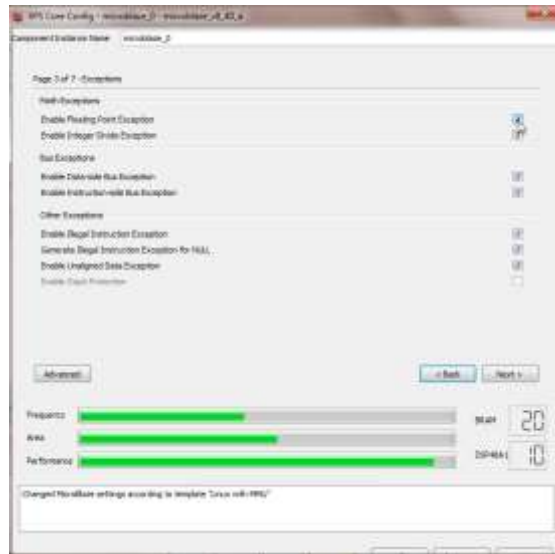
Gambar 36. Setting OS menggunakan linux

3. Setting general configuration (instruction dan optimization)



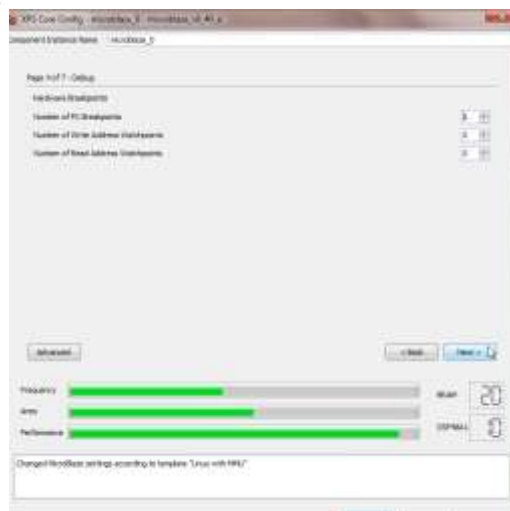
Gambar 37. Pengaturan konfigurasi umum sistem

4. Setting exceptions



Gambar 38. Pengaturan fitur tambahan

5. Setting debug



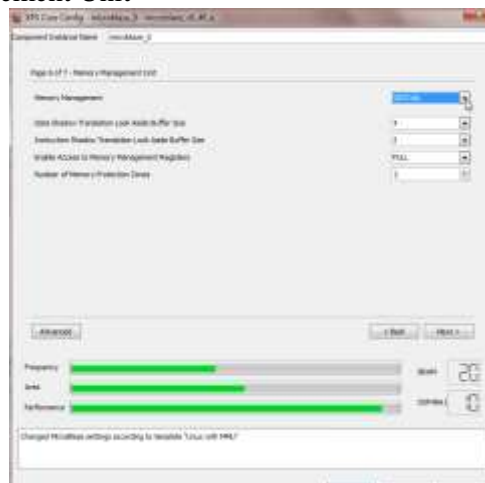
Gambar 39. Pengaturan debug

6. Setting chace



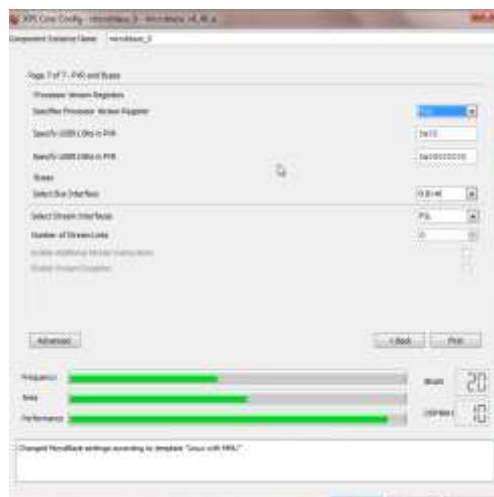
Gambar 40. Pengaturan chace memory

7. Memory Management Unit



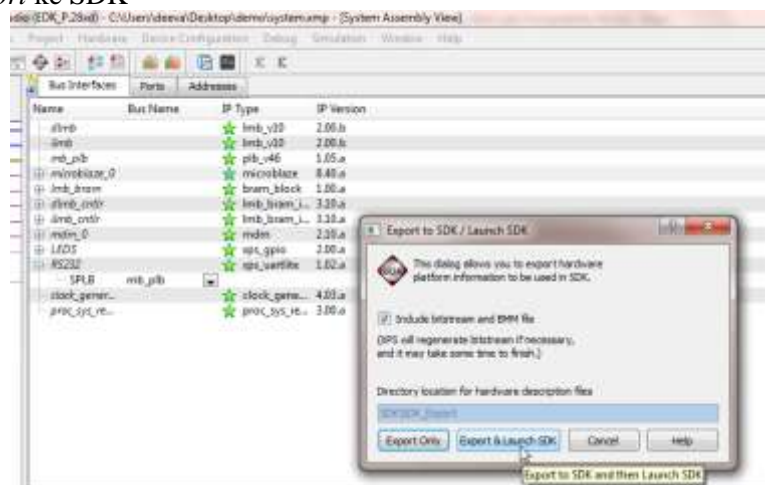
Gambar 41. Pengaturan MMU unit

8. PVR and Buses



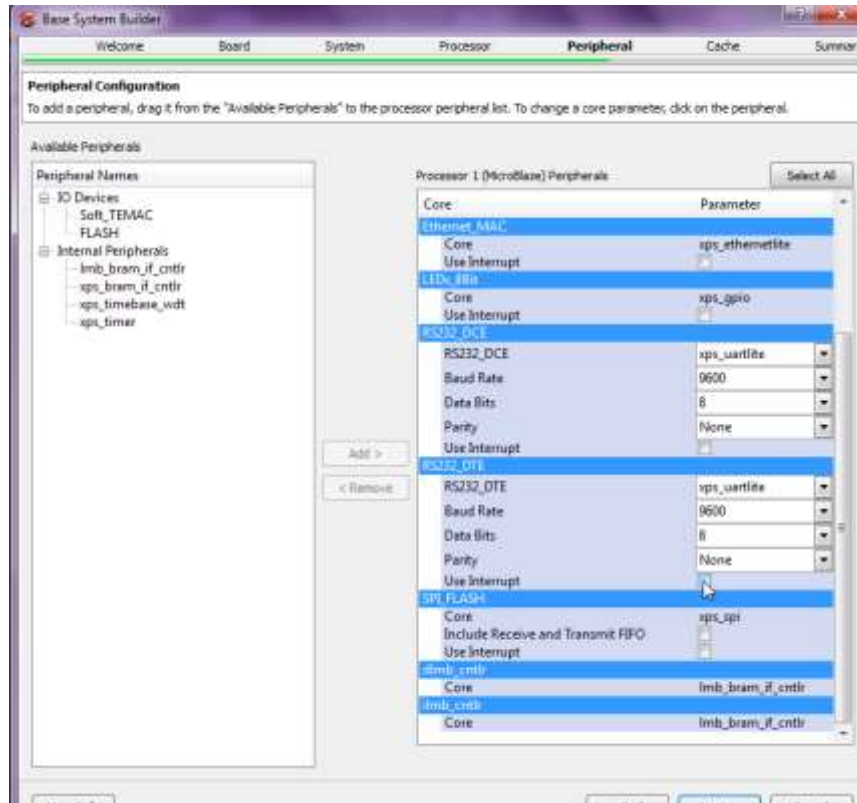
Gambar 42. Pengaturan PVR dan Buses

9. export ke SDK



Gambar 43. Export kedalam SDK

Langkah konfigurasi selanjutnya di konfigurasi ke bit stream dan kita impact ke dalam FPGA. Dengan menggunakan fasilitas pengkonfigurasian serial pada setting peripheral kita bisa menggunakan hyperterminal. Untuk kebutuhan debug system. Perlu diperhatikan konfigurasi UCF pada saat generate bitstream, sehingga kit adapt melakukan debug pada port yang akan kita pergunakan nantinya.



Gambar 44. Konfigurasi serial untuk kebutuhan debug system

Penanaman softcore pada FPGA board harus disesuaikan dengan board yang digunakan. Beberapa board tidak support dalam penanaman softcore tersebut. Konfigurasi realtime OS sangat mudah di microblaze berbasis Spartan. Dengan fasilitas dari XPS kita dapat dengan mudah melakukan re-configure dari beberapa aplikasi sistem embedded yang akan dikembangkan. Penelitian ini merupakan penelitian dasar untuk pengimplementasian sistem embedded berbasis RTOS linux. Dengan kemudahan konfigurasi memungkinkan kita bisa memaksimalkan resource yang ada di FPGA untuk aplikasi embedded berbasis operating system. RTOS berbasis linux menggunakan kernel 2.6 dengan demikian memungkinkan kita bisa koneksi dengan berbagai peripheral lain, semisal: sensor, actuator motor, komunikasi dan display.

Untuk penggunaan LUT (look-up table) yang digunakan dalam konfigurasi ini adalah sebagai berikut:

Device utilization summary:

Selected Device : 6slx150fgg484-3

Slice Logic Utilization:

Number of Slice Registers:	2017 out of 184304	1%
Number of Slice LUTs:	2107 out of 92152	2%
Number used as Logic:	1929 out of 92152	2%
Number used as Memory:	178 out of 21680	0%
Number used as RAM:	64	

Number used as SRL:	114
Slice Logic Distribution:	
Number of LUT Flip Flop pairs used:	3280
Number with an unused Flip Flop:	1263 out of 3280 38%
Number with an unused LUT:	1173 out of 3280 35%
Number of fully used LUT-FF pairs:	844 out of 3280 25%
Number of unique control sets:	90
IO Utilization:	
Number of IOs:	2
Number of bonded IOBs:	2 out of 338 0%
Specific Feature Utilization:	
Number of Block RAM/FIFO:	4 out of 268 1%
Number using Block RAM only:	4
Number of BUFG/BUFGCTRLs:	4 out of 16 25%
Number of DSP48A1s:	3 out of 180 1%
Number of PLL_ADVs:	1 out of 6 16%

Dari hasil sintesis ini didapat bahwa, *resource* yang digunakan untuk pembangunan softcore microblaze menggunakan opensource berbasis petalinux sangat hemat resource. Sehingga dapat di pergunakan divais embedded yang low power.

KESIMPULAN

1. Penanaman softcore perlu diperhatikan desain awal dan disesuaikan dengan sistem operasi yang akan ditanamkan
2. Dengan menggunakan microblaze pembuatan co-design bisa maksimal dengan menambahkan komponen sesuai dengan desain
3. Realtime operating sistem perlu penanaman dengan memperhatikan mejemen memory, kesalahan yang sering terjadi adalah konflik dalam pengalamatan
4. Board yang disesuaikan dengan kebutuhan sistem, pergunakan evalution board lebih memudahkan dalam studi performa dari softcore

Penelitian ini akan dikembangkan menjadi penelitian lanjutan untuk pengimplementasian softcore dengan RTOS untuk aplikasi *device* informatika.

UCAPAN TERIMAKASIH

Terimakasih kepada Dirjen DIKTI melalui Hibah Penelitian Dosen Pemula TA 2014 yang telah membiayai penelitian ini.

DAFTAR PUSTAKA

- [1] John L. Hennessy and David A. Patterson. Computer architecture: a quantitative approach. Morgan Kaufmann Publishers Inc., San Francisco, CA, USA, fourth edition 2007.
- [2] Doug Burger and James R. Goodman. Billion-Transistor Architectures: There and Back Again. IEEE Computer, 37(3):22– 28, 2004.
- [3] David Geer. Industry Trends: Chip Makers Turn to Multicore Processors. Computer, 38(5):11– 13, May,2005.
- [4] A Flexible Architecture for Simulation and Testing (FAST) Multiprocessor Systems. Davis, John D., Hammond, Lance and Olukotun, Kunle. 2005. s.l. : IEEE Computer Society, 2005. International Symposium on High-Performance Computer Architecture.
- [5] Sumedh.S.Jadhav & C.N.Bhoyar. FPGA Based Embedded Multiprocessor Architecture. International Journal of Electrical and Electronics Engineering (IJEEE): 2012

- [6] Robert H. Klenke. Experiences Using the Xilinx Microblaze Softcore Processor and uCLinux in Computer Engineering Capstone Senior Design Projects. IEEE International Conference on Microelectronic Systems Education (MSE'07): 2007
- [7] MicroBlaze Processor Reference Guide. Xilinx: 2008
- [8] <http://www.uclinux.org/description/>
- [9] http://www.xilinx.com/ipcenter/catalog/logicore/docs/microblaze_risc_32bit_proc_final.pdf